День 1.

Была начата разработка контроллера памяти:

1. Создан модуль контроллера memory\_controller;
2. Сделан расчёт параметров (модуль параметризирован):

- ширины адресного пространства для банок (BANK\_ADRESS),

- для строк (ROW\_ADRESS), колонн (COLUMN\_ADRESS),

- определена ширина шины данных (4 бита).

Определены:

- время одного такта (CAS\_LATENCY – 7 нс (для CAS = 3)),

- задержка для перезарядки линии слов (RP\_TIME = 15 нс (для CAS = 3, -7)),

- задано время рефреша ячеек памяти (REFR\_TIME = 64 мс);

**CAS** – количество тактов и соответственно время, которое необходимо для того что бы защёлкнулся адрес колонны и был выдан результат (CAS = 3 такта = 22,5 нс) (RAS аналогично для строк);

1. Объявлены все (или почти все, надо ещё разобраться входы/выходы);
2. Создан каркас конечного автомата: добавлены состояния INIT\_HOLD, PRECHARGE, IDLE, AUTO\_REFR, переходы и выходные состояния для них в рамках инициализации памяти;
3. Реализована инициализация памяти до шага заполнения внутренних регистров;
4. Добавлен флаг для инициализации init\_flag;